

Docket No. 252064US2

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Noriaki SHIMIZU, et al.

GAU: 2121

SERIAL NO: 10/825,323

EXAMINER:

FILED: April 16, 2004

FOR: SYSTEM AND METHOD FOR PROCESSING A SUBSTRATE AND PROGRAM THEREFOR

SUBMISSION NOTICE REGARDING PRIORITY DOCUMENT(S)

COMMISSIONER FOR PATENTS
ALEXANDRIA, VIRGINIA 22313

SIR:

Certified copies of the Convention Application(s) corresponding to the above-captioned matter:

☒ are submitted herewith

☐ were filed in prior application filed

☐ were submitted to the International Bureau in PCT Application Number _____
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.

Steven P. Weihrouch
Registration No. 32,829

Customer Number

22850

Tel. (703) 413-3000
Fax. (703) 413-2220
(OSMMN 11/04)

Surinder Sachar
Registration No. 34,423

10/825,323

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 4 月 1 6 日
Date of Application:

出 願 番 号 特 願 2 0 0 3 - 1 1 2 1 0 9
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 1 1 2 1 0 9]

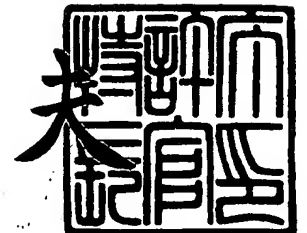
願 人 東京エレクトロン株式会社
Applicant(s):

CERTIFIED COPY OF
PRIORITY DOCUMENT

2 0 0 4 年 3 月 1 8 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 JPP032035

【提出日】 平成15年 4月16日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/30 065
H01L 21/205

【発明の名称】 基板処理システム、基板処理方法及び該方法を実現する
プログラム

【請求項の数】 17

【発明者】

【住所又は居所】 東京都港区赤坂五丁目3番6号 TBS放送センター
東京エレクトロン株式会社内

【氏名】 深澤 公博

【発明者】

【住所又は居所】 東京都港区赤坂五丁目3番6号 TBS放送センター
東京エレクトロン株式会社内

【氏名】 金谷 和博

【発明者】

【住所又は居所】 東京都港区赤坂五丁目3番6号 TBS放送センター
東京エレクトロン株式会社内

【氏名】 清水 宣昭

【特許出願人】

【識別番号】 000219967

【氏名又は名称】 東京エレクトロン株式会社

【代表者】 東 哲郎

【代理人】

【識別番号】 100081880

【弁理士】

【氏名又は名称】 渡部 敏彦

【電話番号】 03(3580)8464

【手数料の表示】

【予納台帳番号】 007065

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 基板処理システム、基板処理方法及び該方法を実現するプログラム

【特許請求の範囲】

【請求項 1】 基板処理装置が有する複数のデバイスの動作によって基板に複数の工程からなる処理を施す基板処理システムにおいて、

前記デバイスの所定の動作を表すコマンドを記憶する記憶部と、前記複数の工程の各々に対応して前記記憶されたコマンドからマクロファイルを生成する生成部と、前記生成されたマクロファイルが組み合わされたプロセスシーケンスマクロを実行する実行部とを備えることを特徴とする基板処理システム。

【請求項 2】 前記生成部は、ユーザーインターフェイスを備えることを特徴とする請求項 1 記載の基板処理システム。

【請求項 3】 前記コマンドは、ハードコードに変換されていることを特徴とする請求項 1 又は 2 記載の基板処理システム。

【請求項 4】 前記生成されたマクロファイルを記憶する他の記憶部を備えることを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の基板処理システム。

【請求項 5】 前記他の記憶部は、前記記憶部と同じであることを特徴とする請求項 4 記載の基板処理システム。

【請求項 6】 前記マクロファイルを外部機器に送出し、且つ前記外部機器から前記マクロファイルを受領する通信部を備えることを特徴とする請求項 1 乃至 5 のいずれか 1 項に記載の基板処理システム。

【請求項 7】 前記マクロファイルにおけるシーケンスが正常であるか否かを検証する検証部を備えることを特徴とする請求項 6 記載の基板処理システム。

【請求項 8】 基板処理装置が有する複数のデバイスの動作によって基板に複数の工程からなる処理を施す基板処理方法において、

前記デバイスの所定の動作を表すコマンドを記憶する記憶ステップと、前記複数の工程の各々に対応して前記記憶されたコマンドからマクロファイルを生成する生成ステップと、前記生成されたマクロファイルが組み合わされたプロセスシーケンスマクロを実行する実行ステップとを有することを特徴とする基板処理方

法。

【請求項 9】 前記コマンドは、ハードコードに変換されていることを特徴とする請求項 8 記載の基板処理方法。

【請求項 1 0】 前記生成されたマクロファイルを記憶する他の記憶ステップを有することを特徴とする請求項 8 又は 9 記載の基板処理方法。

【請求項 1 1】 前記マクロファイルを外部機器に送出する送出ステップと、前記外部機器から前記マクロファイルを受領する受領ステップとを有することを特徴とする請求項 8 乃至 1 0 のいずれか 1 項に記載の基板処理方法。

【請求項 1 2】 前記マクロファイルにおけるシーケンスが正常であるか否かを検証する検証ステップを有することを特徴とする請求項 1 1 記載の基板処理方法。

【請求項 1 3】 基板処理装置が有する複数のデバイスの動作によって基板に複数の工程からなる処理を施す基板処理方法を実現するプログラムにおいて、

前記デバイスの所定の動作を表すコマンドを記憶する記憶モジュールと、前記複数の工程の各々に対応して前記記憶されたコマンドからマクロファイルを生成する生成モジュールと、前記生成されたマクロファイルが組み合わされたプロセスシーケンスマクロを実行する実行モジュールとを有することを特徴とするプログラム。

【請求項 1 4】 前記コマンドは、ハードコードに変換されていることを特徴とする請求項 1 3 記載のプログラム。

【請求項 1 5】 前記生成されたマクロファイルを記憶する他の記憶モジュールを有することを特徴とする請求項 1 3 又は 1 4 記載のプログラム。

【請求項 1 6】 前記マクロファイルを外部機器に送出する送出モジュールと、前記外部機器から前記マクロファイルを受領する受領モジュールとを有することを特徴とする請求項 1 3 乃至 1 5 のいずれか 1 項に記載のプログラム。

【請求項 1 7】 前記マクロファイルにおけるシーケンスが正常であるか否かを検証する検証モジュールを有することを特徴とする請求項 1 6 記載のプログラム。

【発明の詳細な説明】

【0001】**【発明の属する技術分野】**

本発明は、基板処理装置が有する複数のデバイス进行操作して、基板に所定の処理を施す基板処理システム、基板処理方法、及び該方法を実現するプログラムに関する。

【0002】**【従来の技術】**

従来、基板としての半導体ウエハWを処理する基板処理装置として図5に示すマグネトロン方式平行平板基板処理装置が知られている。

【0003】

このマグネトロン方式平行平板基板処理装置500は、円筒状の処理室容器501を有し、該処理室容器501は、その頂部に、上部電極513を有し、その下部に、半導体ウエハWを静電チャックするESC502や該ESC502を囲うように配設されたフォーカスリング503を頂部に備えた円筒状の下部電極504を有すると共に、下部電極504の頂部近傍に、該処理室容器501内部を処理領域505と排気領域506とに隔離する隔離板507を有し、その下部に、排気領域506を介して処理領域505を減圧排気するための排気口508を有し、さらに、処理領域505に対向する壁部に、半導体ウエハWの搬出入口509を有する。

【0004】

また、上部電極513は接地されているのに対して、下部電極504には整合回路510を介して少なくとも1つの高周波電源511が接続されており、処理室容器501の上部の回りには環状の永久磁石512が配されている。

【0005】

この基板処理装置500において、上部電極513に設けられたガス導入孔を介して処理ガスが導入された処理領域505が、減圧排気されて所定圧力に制御される。さらに、高周波電源511は上部電極513及び下部電極504間において処理領域505で高周波電界を励起し、永久磁石512はこの高周波電界と直交する平行磁界を発生して、これら直交した高周波電界及び平行磁界により処

理ガスから高密度のプラズマが生成され、当該プラズマは半導体ウエハWに所望の処理を施す。

【0 0 0 6】

この基板処理装置 5 0 0 では、フォーカスリング 5 0 3 等の消耗品のメンテナンスが重要であり、メンテナンス時の確認項目の 1 つである動作テストを実行するメンテナンス用プログラムの作成に要する工数を削減するために、フォーカスリング 5 0 3 等の部品の動作を予め登録し、登録した単動作を任意に組み合わせ、シーケンス動作および／またはパラレル動作としてメンテナンスマクロファイルを作成する方法が知られている（例えば、特許文献 1 参照。）。

【0 0 0 7】

一方、この基板処理装置 5 0 0 では、該基板処理装置 5 0 0 が備える CPU 等からなる処理実行部（不図示）が、各種処理のシーケンスを所定のプログラミング言語で記述したソースコードからコンパイル作業を経て生成されたプログラムに基づいて、上述した上部電極 5 1 3 等の各種デバイス进行操作することにより、半導体ウエハWの搬出入シーケンスや、基板処理（プロセス）の制御パラメータ（温度、圧力、ガスの種類及びガス流量、時間などの制御目標値）に関する基板処理装置に個別の処理プログラムであるレシピの実行制御シーケンスを実行する。しかし、近年、半導体ウエハWにおけるエッチングパターンの微細化等に伴い、プロセスにおいて正確な再現性が求められるため、パラメータ項目がより詳細に規定され、且つ個別の基板処理装置に適合されたレシピの実行が求められている。

【0 0 0 8】

それ故、プロセスにおけるレシピを基板処理装置 5 0 0 に適合したものとするために、基板処理装置 5 0 0 においてプロセス実験を繰り返し行う必要があるが、上述したように、当該レシピではパラメータ項目がより詳細に規定されるため、プロセス実験において試行されるレシピの種類は膨大なものとなり、これに伴い、試行されるレシピを含むシーケンスの内容変更が頻繁に行われるようになった。尚、ここでいうシーケンスの内容変更とは、デバイスの動作順番、動作内容、待機時間等の変更をいう。

【 0 0 0 9 】**【特許文献 1】**

特開 2 0 0 2 - 4 3 2 9 0 号公報（第 3 図）

【 0 0 1 0 】**【発明が解決しようとする課題】**

しかしながら、シーケンスの内容変更の際には、その都度、ソフトウェア以外には困難なソースコードの書き換えを行う必要があり、且つ当該ソースコードの書き換え後、シーケンスを実行するにはソースコードからコンパイル作業を経て生成されたプログラムにリンク作業を行って実行可能なソフトウェアを作成する必要がある。従って、頻繁なシーケンスの内容変更は、ソフトウェアの膨大な作業工数を必要とするという問題がある。それ故、上述したメンテナンス用プログラムと同様、シーケンスに係るプログラムの作成に要する工数を削減することが求められている。

【 0 0 1 1 】

本発明の目的は、ソフトウェアの膨大な作業工数を必要とせずに、プロセスのシーケンスの頻繁な内容変更を行うことができる基板処理システム、基板処理方法、及び基板処理プログラムを提供することにある。

【 0 0 1 2 】**【課題を解決するための手段】**

上記目的を達成するために、請求項 1 記載の基板処理システムは、基板処理装置が有する複数のデバイスの動作によって基板に複数の工程からなる処理を施す基板処理システムにおいて、前記デバイスの所定の動作を表すコマンドを記憶する記憶部と、前記複数の工程の各々に対応して前記記憶されたコマンドからマクロファイルを生成する生成部と、前記生成されたマクロファイルが組み合わされたプロセスシーケンスマクロを実行する実行部とを備えることを特徴とする。

【 0 0 1 3 】

請求項 1 記載の基板処理システムによれば、デバイスの所定の動作を表すコマンドを記憶する記憶部と、複数の工程の各々に対応して記憶されたコマンドからマクロファイルを生成する生成部と、生成されたマクロファイルが組み合わされ

たプロセスシーケンスマクロを実行する実行部とを備えるので、ソフトウェアエンジニア以外のエンジニア（以下「ユーザ」という。）が、直接ソースコードの書き換えを行うことなく、記憶されたコマンドを使用してマクロファイルの内容を変更することによってシーケンスの内容変更を行うことができ、もって、ソフトエンジニアの膨大な作業工数を必要とせずに、プロセスのシーケンスの頻繁な内容変更を行うことができる。

【 0 0 1 4 】

請求項 2 記載の基板処理システムは、請求項 1 記載の基板処理システムにおいて、前記生成部は、ユーザーインターフェイスを備えることを特徴とする。

【 0 0 1 5 】

請求項 2 記載の基板処理システムによれば、生成部はユーザーインターフェイスを備えるので、ユーザはマクロファイルの内容を容易に変更することができる。

【 0 0 1 6 】

請求項 3 記載の基板処理システムは、請求項 1 又は 2 記載の基板処理システムにおいて、前記コマンドはハードコードに変換されていることを特徴とする。

【 0 0 1 7 】

請求項 3 記載の基板処理システムによれば、コマンドはハードコードに変換されているので、コマンドから生成されたマクロファイルが組み合わされたプロセスシーケンスマクロを実行する際に、コンパイル作業及びリンク作業を行う必要をなくすことができ、もって、ユーザの作業工数を確実に低減することができる。

【 0 0 1 8 】

請求項 4 記載の基板処理システムは、前記生成されたマクロファイルを記憶する他の記憶部を備えることを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の基板処理システム。

【 0 0 1 9 】

請求項 4 記載の基板処理システムによれば、生成されたマクロファイルを記憶する他の記憶部を備えるので、シーケンスの内容変更の際に、ユーザは既に生成

されたマクロファイルを再使用でき、もって、ユーザの作業工数をより確実に低減することができる。

【 0 0 2 0 】

請求項 5 記載の基板処理システムは、請求項 4 記載の基板処理システムにおいて、前記他の記憶部は前記記憶部と同じであることを特徴とする。

【 0 0 2 1 】

請求項 5 記載の基板処理システムによれば、他の記憶部は記憶部と同じであるので、当該基板処理システムの構成を簡素化できる。

【 0 0 2 2 】

請求項 6 記載の基板処理システムは、請求項 1 乃至 5 のいずれか 1 項に記載の基板処理システムにおいて、前記マクロファイルを外部機器に送出し、且つ前記外部機器から前記マクロファイルを受領する通信部を備えることを特徴とする。

【 0 0 2 3 】

請求項 6 記載の基板処理システムによれば、マクロファイルを外部機器に送出し、外部機器からマクロファイルを受領する通信部を備えるので、ユーザは外部機器においてマクロファイルの生成、又はその内容の変更を行うことができ、もってユーザの利便性を向上することができる。

【 0 0 2 4 】

請求項 7 記載の基板処理システムは、請求項 6 記載の基板処理システムにおいて、前記マクロファイルにおけるシーケンスが正常であるか否かを検証する検証部を備えることを特徴とする。

【 0 0 2 5 】

請求項 7 記載の基板処理システムによれば、マクロファイルにおけるシーケンスが正常であるか否かを検証する検証部を備えるので、当該マクロファイルを有するプロセスシーケンスマクロを実行する際に、プロセスエラーの発生を未然に防止することができ、もって作業効率の向上を図ることができる。

【 0 0 2 6 】

上記目的を達成するために、請求項 8 記載の基板処理方法は、基板処理装置が有する複数のデバイスの動作によって基板に複数の工程からなる処理を施す基板

処理方法において、前記デバイスの所定の動作を表すコマンドを記憶する記憶ステップと、前記複数の工程の各々に対応して前記記憶されたコマンドからマクロファイルを生成する生成ステップと、前記生成されたマクロファイルが組み合わされたプロセスシーケンスマクロを実行する実行ステップとを有することを特徴とする。

【0027】

請求項8記載の基板処理方法によれば、デバイスの所定の動作を表すコマンドを記憶する記憶ステップと、複数の工程の各々に対応して記憶されたコマンドからマクロファイルを生成する生成ステップと、生成されたマクロファイルが組み合わされたプロセスシーケンスマクロを実行する実行ステップとを有するので、ユーザが、直接ソースコードの書き換えを行うことなく、記憶されたコマンドを使用してマクロファイルの内容を変更することによってシーケンスの内容変更を行うことができ、もって、ソフトエンジニアの膨大な作業工数を必要とせずに、プロセスのシーケンスの頻繁な内容変更を行うことができる。

【0028】

請求項9記載の基板処理方法は、請求項8記載の基板処理方法において、前記コマンドは、ハードコードに変換されていることを特徴とする。

【0029】

請求項9記載の基板処理方法によれば、コマンドはハードコードに変換されているので、コマンドから生成されたマクロファイルが組み合わされたプロセスシーケンスマクロを実行する際に、コンパイル作業及びリンク作業を行う必要をなくすことができ、もって、ユーザの作業工数を確実に低減することができる。

【0030】

請求項10記載の基板処理方法は、請求項8又は9記載の基板処理方法において、前記生成されたマクロファイルを記憶する他の記憶ステップを有することを特徴とする。

【0031】

請求項10記載の基板処理方法によれば、生成されたマクロファイルを記憶する他の記憶ステップを有するので、シーケンスの内容変更の際に、ユーザは既に

生成されたマクロファイルを再使用でき、もって、ユーザの作業工数をより確実に低減することができる。

【 0 0 3 2 】

請求項 1 1 記載の基板処理方法は、請求項 8 乃至 1 0 のいずれか 1 項に記載の基板処理方法において、前記マクロファイルを外部機器に送出する送出ステップと、前記外部機器からマクロファイルを受領する受領ステップとを有することを特徴とする。

【 0 0 3 3 】

請求項 1 1 記載の基板処理方法によれば、マクロファイルを外部機器に送出する送出ステップと、外部機器からマクロファイルを受領する受領ステップとを有するので、ユーザは、外部機器においてマクロファイルの生成、又はその内容の変更を行うことができ、もってユーザの利便性を向上することができる。

【 0 0 3 4 】

請求項 1 2 記載の基板処理方法は、請求項 1 1 記載の基板処理方法において、前記マクロファイルにおけるシーケンスが正常であるか否かを検証する検証ステップを有することを特徴とする。

【 0 0 3 5 】

請求項 1 2 記載の基板処理方法によれば、マクロファイルにおけるシーケンスが正常であるか否かを検証する検証ステップを有するので、当該マクロファイルを有するプロセスシーケンスマクロを実行する際に、プロセスエラーの発生を未然に防止することができ、もって作業効率の向上を図ることができる。

【 0 0 3 6 】

上記目的を達成するために、請求項 1 3 記載のプログラムは、基板処理装置が有する複数のデバイスの動作によって基板に複数の工程からなる処理を施す基板処理方法を実現するプログラムにおいて、前記デバイスの所定の動作を表すコマンドを記憶する記憶モジュールと、前記複数の工程の各々に対応して前記記憶されたコマンドからマクロファイルを生成する生成モジュールと、前記生成されたマクロファイルが組み合わされたプロセスシーケンスマクロを実行する実行モジュールとを有することを特徴とする。

【 0 0 3 7 】

請求項 1 3 記載のプログラムによれば、デバイスの所定の動作を表すコマンドを記憶する記憶モジュールと、複数の工程の各々に対応して記憶されたコマンドからマクロファイルを生成する生成モジュールと、生成されたマクロファイルが組み合わされたプロセスシーケンスマクロを実行する実行モジュールとを有するので、ユーザが、直接ソースコードの書き換えを行うことなく、記憶されたコマンドを使用してマクロファイルの内容を変更することによってシーケンスの内容変更を行うことができ、もって、ソフトエンジニアの膨大な作業工数を必要とせずに、プロセスのシーケンスの頻繁な内容変更を行うことができる。

【 0 0 3 8 】

請求項 1 4 記載のプログラムは、請求項 1 3 記載のプログラムにおいて、前記コマンドは、ハードコードに変換されていることを特徴とする。

【 0 0 3 9 】

請求項 1 4 記載のプログラムによれば、コマンドはハードコードに変換されているので、コマンドから生成されたマクロファイルが組み合わされたプロセスシーケンスマクロを実行する際に、コンパイル作業及びリンク作業を行う必要をなくすことができ、もって、ユーザの作業工数を確実に低減することができる。

【 0 0 4 0 】

請求項 1 5 記載のプログラムは、請求項 1 3 又は 1 4 記載のプログラムにおいて、前記生成されたマクロファイルを記憶する他の記憶モジュールを有することを特徴とする。

【 0 0 4 1 】

請求項 1 5 記載のプログラムによれば、生成されたマクロファイルを記憶する他の記憶モジュールを有するので、シーケンスの内容変更の際に、ユーザは既に生成されたマクロファイルを再使用でき、もって、ユーザの作業工数をより確実に低減することができる。

【 0 0 4 2 】

請求項 1 6 記載のプログラムは、請求項 1 3 乃至 1 5 のいずれか 1 項に記載のプログラムにおいて、前記マクロファイルを外部機器に送出する送出モジュール

と、前記外部機器からマクロファイルを受領する受領モジュールとを有することを特徴とする。

【 0 0 4 3 】

請求項 1 6 記載のプログラムによれば、マクロファイルを外部機器に送出する送出モジュールと、外部機器からマクロファイルを受領する受領モジュールとを有するので、ユーザは、外部機器においてマクロファイルの生成、又はその内容の変更を行うことができ、もってユーザの利便性を向上することができる。

【 0 0 4 4 】

請求項 1 7 記載のプログラムは、請求項 1 6 記載のプログラムにおいて、前記マクロファイルにおけるシーケンスが正常であるか否かを検証する検証モジュールを有することを特徴とする。

【 0 0 4 5 】

請求項 1 7 記載のプログラムによれば、マクロファイルにおけるシーケンスが正常であるか否かを検証する検証モジュールを有するので、当該マクロファイルを有するプロセスシーケンスマクロを実行する際に、プロセスエラーの発生を未然に防止することができ、もって作業効率の向上を図ることができる。

【 0 0 4 6 】

【発明の実施の形態】

以下、本発明の実施の形態に係る基板処理システムについて詳述する。

【 0 0 4 7 】

図 1 は、本発明の実施の形態に係る基板処理システムの概略構成を示す図である。

【 0 0 4 8 】

図 1 において、基板処理システム 1 0 0 は、従来のマグネトロン方式平行平板基板処理装置と同様の構成を有する基板処理装置 1 0 1 と、該基板処理装置 1 0 1 を制御する基板処理制御装置 1 0 2 と、後述するコマンドを記憶するサーバ 1 0 3 （記憶部）と、キーボードやマウスなどの入力デバイスを有するパーソナルコンピュータ（以下「P C」という。） 1 0 4 （外部機器）とを備え、基板処理制御装置 1 0 2 は、基板処理装置 1 0 1 、サーバ 1 0 3 及び P C 1 0 4 の各々と

有線又は無線によって接続されている。

【0049】

基板処理制御装置102は、サーバ103に記憶されたコマンドから後述するマクロファイルを作成するためのワーキングエリアであるRAM105及びタッチパネルセンサ機能を有するモニタ等のユーザーインターフェイス106から成るマクロファイル編集部107（生成部）と、該マクロファイル編集部107で作成されたマクロファイルが組み合わされた後述するプロセスシーケンスマクロを実行するCPU等から成るエグゼキュータ（executor）108（実行部）と、TCP/IP等によってサーバ103とのデータ通信を行うサーバ通信部109と、PC104と同様にTCP/IP等によってデータ通信を行うPC通信部110とを備える。尚、基板処理装置101の構成は、基板処理装置500の構成と同じであるので、その詳細な説明は省略する。

【0050】

次に、サーバ103に記憶されるコマンド、コマンドから作成されるマクロファイル及び該マクロファイルが組み合わされたプロセスシーケンスマクロについて説明する。

【0051】

一般に、基板処理装置における半導体ウエハWのエッチング処理は複数の工程に分割（プロファイル化）することができる。

【0052】

図2は、図1の基板処理システムにおける基板のエッチング処理を複数の工程に分割した例を示す図である。

【0053】

図2において、半導体ウエハWのエッチング処理は、順に、搬入準備工程、搬入工程、プロセス準備工程、プロセス第1安定化工程、プロセス第1維持工程、プロセス第2安定化工程、プロセス第2維持工程、プロセス終点工程、プロセス終了工程、第1ポストプロセス工程、第2ポストプロセス工程、後処理工程、搬出工程、及び静電除去工程の14工程に分割される。

【0054】

搬入準備工程は、半導体ウエハWの搬入準備開始から搬入開始までの間における処理を実行する工程であり、搬入工程は、半導体ウエハWを搬出入口から基板処理装置内へ搬入してESC上に載置する工程であり、プロセス準備工程は、半導体ウエハWのESC上への載置から所望のエッチング処理に対応したレシピの実行開始までの間における処理を実行する工程である。プロセス第1安定化工程は、基板処理装置内の温度、圧力、ガス流量等をエッチング処理可能な状態に安定化させる工程であり、プロセス第1維持工程は、安定化された基板処理装置内の温度、圧力、ガス流量等を維持して半導体ウエハWにエッチング処理を施す工程である。プロセス第2安定化工程は、複数のエッチング処理工程が存在する場合に、プロセス第2維持工程に備え、基板処理装置内の温度、圧力、ガス流量等をエッチング処理可能な状態に安定化させる工程であり、プロセス第2維持工程は、複数のエッチング処理工程が存在する場合に、安定化された基板処理装置内の温度、圧力、ガス流量等を維持して半導体ウエハWにエッチング処理を施す工程である。プロセス終点工程は、半導体ウエハWのエッチング処理状況からプロセスの終了を検知する工程であり、プロセス終了工程は、レシピの実行を終了する工程である。第1ポストプロセス工程は、半導体ウエハWの裏面を真空引きする工程であり、第2ポストプロセス工程は、ESCをオフにして半導体ウエハWの静電チャックをOFFにする工程であり、後処理工程は、静電チャックの解除後、半導体ウエハWの基板処理装置内からの搬出までの間における処理を実行する工程である。搬出工程は、半導体ウエハWを基板処理装置内から搬出する工程であり、静電除去工程は、ESCの静電除去開始からエッチング処理終了までの間における処理を実行する工程である。

【0055】

マクロファイルは、プロセス終了工程を除く13の工程の各々について1つずつ設定される。各マクロファイルは、各工程におけるシーケンス動作を示し、その内容はソースコードではなく、後述するようにコマンドを使用して簡潔に記述されている。ここでコマンドとは、各デバイスの動作を定義する命令文であって、例えば、ハードコードに変換されたシーケンス動作のソースコードのうち、当該デバイスの動作に該当する部分であり、シーケンス動作のソースコードから外

出しされた部分である。例えば、ESCの静電チャックをONにする操作や下部電極への高周波電流の供給をONにする操作等に該当するソースコードであり、各デバイス毎に、当該デバイス固有の動作がコマンドとして定義される。

【0056】

そして、搬入準備工程に対応してPre-Wafer (PW) マクロファイルが設定され、搬入工程に対応して搬入用 (TI) マクロファイルが設定される。また、プロセス準備工程に対応してPre-Process (PR) マクロファイルが設定され、プロセス第1安定化工程、プロセス第1維持工程、プロセス第2安定化工程、プロセス第2維持工程及びプロセス終点工程の各々に対応してStep (SP1～SP5) マクロファイルが設定される。さらに、第1ポストプロセス工程に対応してウェハ真空引き (T1) マクロファイルが設定され、第2ポストプロセス工程に対応してチャックOFF (T2) マクロファイルが設定される。また、後処理工程に対応して後処理 (PO) マクロファイルが設定され、搬出工程に対応して搬出用マクロ (TO) マクロファイルが設定され、静電除去工程に対応してAfter-Wafer-Process (AP) マクロファイルが設定される。

【0057】

図3は、図1の基板処理システムにおけるマクロファイルの一例を示す図である。

【0058】

図3のTIマクロファイルでは、「<Command Name = "A" Category = "B" Target = "C" Type = "D"/>」等で表されるコマンドが複数列挙されている。このコマンドにおける「Name」ではコマンドの名前が定義され、「Target」では制御されるデバイスが指定され、「Category」では「Target」で指定されたデバイスの動作が指定され、「Type」では当該コマンドの処理内容の属性が指定される。例えば、「<Command Name = "HeGasVacuumStart" Category = "PREPROCESS-VACUUM" Target = "HeGas" Type = "Device"/>」は、処理ガスであるヘリウム (He) ガスを基板処理装置内から吸引する動作であって、「HeGasVacuumStart」という名前の動作を実行するコマンドを表す。

【0059】

従属コマンドである「<Follow Name = "E">/」は、従属先のコマンドの実行タイミングを指定する。例えば、「<Follow Name = "HeGasVacuumStart">/」は、従属先のコマンドを、名前が「HeGasVacuumStart」であるコマンドの後に実行することを表す。

【 0 0 6 0 】

また、他の従属コマンドである「<Argument Name = "F" Type = "G">/」は、従属先のコマンドで指定されたデバイス動作内容のパラメータを設定する。例えば、「<Argument Name = "Wafer backside pumping time before pressure control" Type = "ChamberParameter">/」は、パラメータの名前を「Wafer backside pumping time before pressure control」とし、その内容を「ChamberParameter」を使用して設定することを表す。ここでは、パラメータの他にレシピ等も設定可能である。

【 0 0 6 1 】

そして、図 3 の T I マクロファイルは、複数列举されたコマンドによって搬入工程におけるシーケンス動作を規定する。従って、マクロファイルにおけるコマンドを変更すれば、容易にシーケンス動作の内容変更を行うことができる。

【 0 0 6 2 】

また、上述したように、マクロファイルは、半導体ウエハ W のエッチング処理から分割された各工程について 1 つずつ設定されるため、P W マクロファイル、T I マクロファイル、P R マクロファイル、Step マクロファイル、T 1 マクロファイル、T 2 マクロファイル、P O マクロファイル、T O マクロファイル及び A P マクロファイルの順に組み合わせられたマクロファイル群（マクロ）を実行することによって半導体ウエハ W のエッチング処理を実行することができる。このとき、当該組み合わせられたマクロがプロセスシーケンスマクロとなる。

【 0 0 6 3 】

図 1 に戻り、基板処理システム 1 0 0 では、サーバ 1 0 3 が、複数のコマンドを予め記憶し、サーバ通信部 1 0 9 が、マクロファイルの作成やその内容の変更の際に、ユーザによって指定されたコマンドをサーバ 1 0 3 から R A M 1 0 5 へ送信しする。また、R A M 1 0 5 において、ユーザーインターフェイス 1 0 6 を

介して入力されたユーザの指示に従って、半導体ウエハWのエッチング処理の各工程毎に複数のコマンドが列挙されたマクロファイルが作成され、さらに、作成された複数のマクロファイルが組み合わされてプロセスシーケンスマクロが作成される。また、エクスキュータ 1 0 8 が、作成されたプロセスシーケンスマクロを実行して基板処理装置 1 0 1 の各デバイスの動作を制御して半導体ウエハWのエッチング処理を実行する。ここで、作成されたプロセスシーケンスマクロもサーバ 1 0 3 等に記憶保持可能である。

【 0 0 6 4 】

ユーザーインターフェイス 1 0 6 は、そのモニタにおいてエッチング処理における複数の工程を選択的に表示し、さらに、特定の工程が選択されたとき、特定の工程で使用可能なコマンドや特定の工程に対応したサーバ 1 0 3 等に記憶済みの既存のマクロファイルを選択的に表示する。そして、ユーザは、表示された工程やコマンドを選択することによってマクロファイルを生成し、または既存のマクロファイルを選択してその内容を変更し、これにより、シーケンス動作の内容変更を行う。

【 0 0 6 5 】

サーバ通信部 1 0 9 は、RAM 1 0 5 においてマクロファイルが生成され、またはその内容が変更された後に、当該マクロファイルをサーバ 1 0 3 に送信し、また、マクロファイルの作成やその内容の変更の際に、サーバ 1 0 3 に記憶されたマクロファイルをRAM 1 0 5 へ送信する。

【 0 0 6 6 】

さらに、PC通信部 1 1 0 は、マクロファイルの作成やその内容の変更の際に、RAM 1 0 5 に存在するコマンドやマクロファイルをPC 1 0 4 に送信し、また、PC 1 0 4 に存在するマクロファイルをRAM 1 0 5 に送信する。

【 0 0 6 7 】

また、エクスキュータ 1 0 8 （検証部）は、サーバ通信部 1 0 9 やPC通信部 1 1 0 によってRAM 1 0 5 にマクロファイルが送信され、または、RAM 1 0 5 においてマクロファイルが作成、若しくはその内容が変更されたとき、当該マクロファイルがエクスキュータ 1 0 8 によって実行可能か否かを検証する。

【 0 0 6 8 】

次に、図 1 の基板処理システムが実行する基板処理について説明する。

【 0 0 6 9 】

図 4 は、図 1 の基板処理システムが実行する基板処理のフローチャートである。

【 0 0 7 0 】

図 4 において、まず、ユーザーインターフェイス 1 0 6 は、そのモニタにおいてエッチング処理における複数の工程を選択的に表示し（ステップ S 4 0 1）、ユーザは、シーケンスの内容変更の対象となる工程を選択する（ステップ S 4 0 2）。

【 0 0 7 1 】

次いで、ユーザーインターフェイス 1 0 6 は、マクロファイルを新たに生成するか否かの選択肢をモニタに表示し、ユーザがマクロファイルを新たに生成する選択肢を選択したか否かを判別する（ステップ S 4 0 3）。

【 0 0 7 2 】

ステップ S 4 0 3 の判別の結果、ユーザがマクロファイルを新たに生成する選択肢を選択したとき（ステップ S 4 0 3 で Y E S）、ユーザーインターフェイス 1 0 6 は、選択された工程において使用可能なコマンドをモニタに表示し（ステップ S 4 0 4）、ユーザは表示されたコマンドを選択し、且つ選択したコマンドを列挙することによってマクロファイルを生成する（ステップ S 4 0 5）。このとき、ユーザは、選択したコマンドの各々において、その名前を定義し、制御するデバイス、該デバイスの動作及び当該コマンドの処理内容の属性を指定し、必要に応じて当該コマンドに従属するコマンドを指定する。また、サーバ通信部 1 0 9 は、ハードコードに変換されたコマンドが予め記憶されているサーバ 1 0 3 からユーザが選択したコマンドを R A M 1 0 5 へ送信する。

【 0 0 7 3 】

ステップ S 4 0 3 の判別の結果、ユーザがマクロファイルを新たに生成しない選択肢を選択したとき（ステップ S 4 0 3 で N O）、ユーザーインターフェイス 1 0 6 は、選択された工程に対応したサーバ 1 0 3 等に記憶済みの既存のマクロ

ファイルを選択的に表示し（ステップS 4 0 6）、ユーザは表示されたマクロファイルから所望のものを選択し（ステップS 4 0 7）、選択したマクロファイルに列挙されたコマンドを変更することにより、マクロファイルの内容を変更する（ステップS 4 0 8）。このときも、サーバ通信部 1 0 9 は、サーバ 1 0 3 からユーザが指定したコマンドを RAM 1 0 5 へ送信する。

【 0 0 7 4 】

次いで、サーバ通信部 1 0 9 は、ステップS 4 0 5 で生成されたマクロファイルやステップS 4 0 8 でその内容が変更されたマクロファイルをサーバ 1 0 3 等へ送信する（ステップS 4 0 9）と共に、ユーザーインターフェイス 1 0 6 は、更にシーケンスの内容変更を継続するか否かの選択肢を表示し、ユーザが継続する旨の選択肢を選択したか否かを判別する（ステップS 4 1 0）。

【 0 0 7 5 】

ステップS 4 1 0 の判別の結果、ユーザが継続する旨を選択したとき（ステップS 4 1 0 で YES）、ステップS 4 0 1 に戻り、ユーザが継続しない旨を選択したとき（ステップS 4 1 0 で NO）、エグゼキュータ 1 0 8 は、RAM 1 0 5 に存在する全てのマクロファイルが実行可能か否かを判別する（ステップS 4 1 1）。

【 0 0 7 6 】

ステップS 4 1 1 の判別の結果、いずれかのマクロファイルが実行可能でないとき（ステップS 4 1 1 で NO）、エグゼキュータ 1 0 8 は、ユーザーインターフェイス 1 0 6 に実行不可能なマクロファイルをモニタに表示させ（ステップS 4 1 2）、本処理を終了する。

【 0 0 7 7 】

ステップS 4 1 1 の判別の結果、全てのマクロファイルが実行可能なとき（ステップS 4 1 1 で YES）、マクロファイルに対応する工程順に組み合わせてプロセスシーケンスマクロが作成され（ステップS 4 1 3）、エグゼキュータ 1 0 8 が、作成されたプロセスシーケンスマクロを実行して基板処理装置 1 0 1 の各デバイスの動作を制御して半導体ウエハ W のエッチング処理を実行し（ステップS 4 1 4）、その後、本処理を終了する。

本発明の実施の形態に係る基板処理システム 100 によれば、デバイスの動作を定義する命令であるコマンドが記憶され、エッチング処理から分割された複数の工程の各々に対応してコマンドからマクロファイルが生成され、生成されたマクロファイルが工程順に組み合わされたプロセスシーケンスマクロが実行されるので、ユーザが、直接ソースコードの書き換えを行うことなく、コマンドを使用してマクロファイルの内容を変更することによってシーケンスの内容変更を行うことができ、もって、ソフトエンジニアの膨大な作業工数を必要とせずにプロセスのシーケンスの頻繁な内容変更を行うことができる。特に、マクロファイルの記述方法さえ取得できれば、ユーザはシーケンスの内容変更を行うことができるため、ユーザの利便性を向上できる。

【0078】

上述した基板処理システム 100 では、マクロファイル編集部 107 がユーザーインターフェイス 106 を備えるので、ユーザは、マクロファイルの内容を容易に変更することができ、さらに、コマンドはハードコードに変換されたシーケンス動作のソースコードであるので、エクスキュータ 108 がプロセスシーケンスマクロが実行される際に、コンパイル作業及びリンク作業を行う必要をなくすことができ、もって、ユーザの作業工数を確実に低減することができる。

【0079】

また、上述した基板処理システム 100 では、マクロファイル編集部 107 において生成されたマクロファイルがサーバ 103 によって記憶されるので、シーケンスの内容変更の際に、ユーザは既に生成されたマクロファイルを再使用でき、もって、ユーザの作業工数をより確実に低減することができる。

また、上述した基板処理システム 100 では、PC 104 から受領したマクロファイルを含む RAM 105 に存在する全てのマクロファイルが実行可能であるか否かを検証（判別）するので、当該マクロファイルを有するプロセスシーケンスマクロを実行する際に、プロセスエラーの発生を未然に防止することができ、もって作業効率の向上を図ることができる。

【0080】

上述した基板処理システム 100 として、マクロファイルの作成やその内容の

変更は全て R A M 1 0 5 で行われる例について説明したが、マクロファイルの作成やその内容の変更が行われる場所は R A M 1 0 5 に限定されない。例えば、P C 通信部 1 1 0 は、マクロファイルの作成やその内容の変更の際に、R A M 1 0 5 に存在するコマンドやマクロファイルを P C 1 0 4 に送信し、ユーザは、P C 1 0 4 のキーボードやマウスを使用して、P C 1 0 4 においてマクロファイルを作成し、またはその内容を変更し、P C 通信部 1 1 0 は、P C 1 0 4 で作成、若しくはその内容が変更されたマクロファイルを R A M 1 0 5 に送信する。これにより、ユーザは P C 1 0 4 においてマクロファイルの生成、又はその内容の変更を行うことができ、もってユーザの利便性を向上することができる。

【 0 0 8 1 】

また、上述した基板処理システム 1 0 0 では、コマンド、マクロファイル及びプロセスシーケンスマクロがサーバ 1 0 3 に記憶される例について説明したが、コマンド、マクロファイル及びプロセスシーケンスマクロは全てサーバ 1 0 3 に記憶される必要はなく、例えば、コマンドはサーバ 1 0 3 に記憶されると共に、マクロファイル及びプロセスシーケンスマクロはサーバ 1 0 3 とは別の外付けの H D D 等（他の記憶部）に記憶されてもよい。これにより、システムの故障等に起因するデータ消去のリスクを分散することができる。但し、基板処理システム 1 0 0 の構成における簡素化の観点からはコマンド、マクロファイル及びプロセスシーケンスマクロが全てサーバ 1 0 3 に記憶されるのがよい。

【 0 0 8 2 】

さらに、各工程に対応するマクロファイルは夫々 1 つだけ記憶されるのではなく、1 つの工程に対応するマクロファイルが複数記憶されていてもよい。これにより、ユーザは、既存のマクロファイルの内容変更を行う際、記憶された複数のマクロファイルから所望のシーケンス動作に最も類似したマクロファイルを選択し、選択したマクロファイルのコマンドを変更することができ、もってユーザの作業効率を向上することができる。

【 0 0 8 3 】

また、上述した基板処理システム 1 0 0 では、基板処理装置 1 0 1 と基板処理制御装置 1 0 2 とが別体である例について説明したが、基板処理装置 1 0 1 と基

基板処理制御装置 102 とは別体である必要なく、例えば、基板処理装置 101 が基板処理制御装置 102 に相当する構成を備えていてもよい。

【0084】

基板処理システム 100 で作成されるマクロファイルは、汎用の観点から XML 形式のファイルであるのがよいが、これに限られるものでなく、コマンドの列挙によって記載可能な形式であればいかなる形式でもよい。

【0085】

また、本発明の目的は、上述した本発明の実施の形態における機能を実現するソフトウェアのプログラムコードを、基板処理システム 100、若しくは基板処理制御装置 102 における演算部（CPU や MPU 等）が実行することによって達成される。この場合、プログラムコード自体が本発明を構成することになる。

【0086】

当該プログラムコードを演算部に供給するための記憶媒体としては、例えば、フロッピー（登録商標）ディスク、ハードディスク、光磁気ディスク、CD-ROM、CD-R、CD-RW、DVD-ROM、DVD-RAM、DVD-RW、DVD+RW、磁気テープ、不揮発性のメモ리카ード、ROM 等を用いることができる。

【0087】

また、演算部がプログラムコードを実行することにより、上記実施の形態の機能が実現されるだけでなく、そのプログラムコードの指示に基づき、コンピュータ上で稼動している OS（オペレーティングシステム）等が実際の処理の一部または全部を行い、その処理によって前述した実施の形態における機能が実現される場合も含まれる。

【0088】

さらに、サーバ 103 と PC 104 とが一体化される場合、若しくは、PC 104 がサーバ 103 を兼用している場合も含まれる。

【0089】

また、基板処理システム 100 で実行される基板処理として、エッチング処理

を行う例について説明したが、基板処理システム 1 0 0 で実行される基板処理はエッチング処理に限られず、C V D 処理、アッシング処理、イオンドープ処理、若しくは、スパッタ処理等であってもよい。

【 0 0 9 0 】

【発明の効果】

以上詳細に説明したように、請求項 1 記載の基板処理システム、請求項 8 記載の基板処理方法、及び請求項 1 3 記載のプログラムによれば、デバイスの所定の動作を表すコマンドが記憶され、複数の工程の各々に対応して記憶されたコマンドからマクロファイルが生成され、生成されたマクロファイルが組み合わされたプロセスシーケンスマクロが実行されるので、ユーザが、直接ソースコードの書き換えを行うことなく、記憶されたコマンドを使用してマクロファイルの内容を変更することによってシーケンスの内容変更を行うことができ、もって、ソフトウェアの膨大な作業工数を必要とせずに、プロセスのシーケンスの頻繁な内容変更を行うことができる。

【 0 0 9 1 】

請求項 2 記載の基板処理システムによれば、生成部はユーザーインターフェースを備えるので、ユーザはマクロファイルの内容を容易に変更することができる。

【 0 0 9 2 】

請求項 3 記載の基板処理システム、請求項 9 記載の基板処理方法、及び請求項 1 4 記載のプログラムによれば、コマンドはハードコードに変換されているので、コマンドから生成されたマクロファイルが組み合わされたプロセスシーケンスマクロが実行される際に、コンパイル作業及びリンク作業を行う必要をなくすことができ、もって、ユーザの作業工数を確実に低減することができる。

【 0 0 9 3 】

請求項 4 記載の基板処理システム、請求項 1 0 記載の基板処理方法、及び請求項 1 5 記載のプログラムによれば、生成されたマクロファイルが記憶されるので、シーケンスの内容変更の際に、ユーザは既に生成されたマクロファイルを再使用でき、もって、ユーザの作業工数をより確実に低減することができる。

【 0 0 9 4 】

請求項 5 記載の基板処理システムによれば、他の記憶部は記憶部と同じであるので、当該基板処理システムの構成を簡素化できる。

【 0 0 9 5 】

請求項 6 記載の基板処理システム、請求項 1 1 記載の基板処理方法、及び請求項 1 6 記載のプログラムによれば、マクロファイルが外部機器に送出され、外部機器からマクロファイルが受領されるので、ユーザは外部機器においてマクロファイルの生成、又はその内容の変更を行うことができ、もってユーザの利便性を向上することができる。

【 0 0 9 6 】

請求項 7 記載の基板処理システム、請求項 1 2 記載の基板処理方法、及び請求項 1 7 記載のプログラムによれば、マクロファイルにおけるシーケンスが正常であるか否かが検証されるので、当該マクロファイルを有するプロセスシーケンスマクロを実行する際に、プロセスエラーの発生を未然に防止することができ、もって作業効率の向上を図ることができる。

【図面の簡単な説明】

【図 1】

本発明の実施の形態に係る基板処理システムの概略構成を示す図である。

【図 2】

図 1 の基板処理システムにおける基板のエッチング処理を複数の工程に分割した例を示す図である。

【図 3】

図 1 の基板処理システムにおけるマクロファイルの一例を示す図である。

【図 4】

図 1 の基板処理システムが実行する基板処理のフローチャートである。

【図 5】

従来の基板処理装置の概略構成を示す図である。

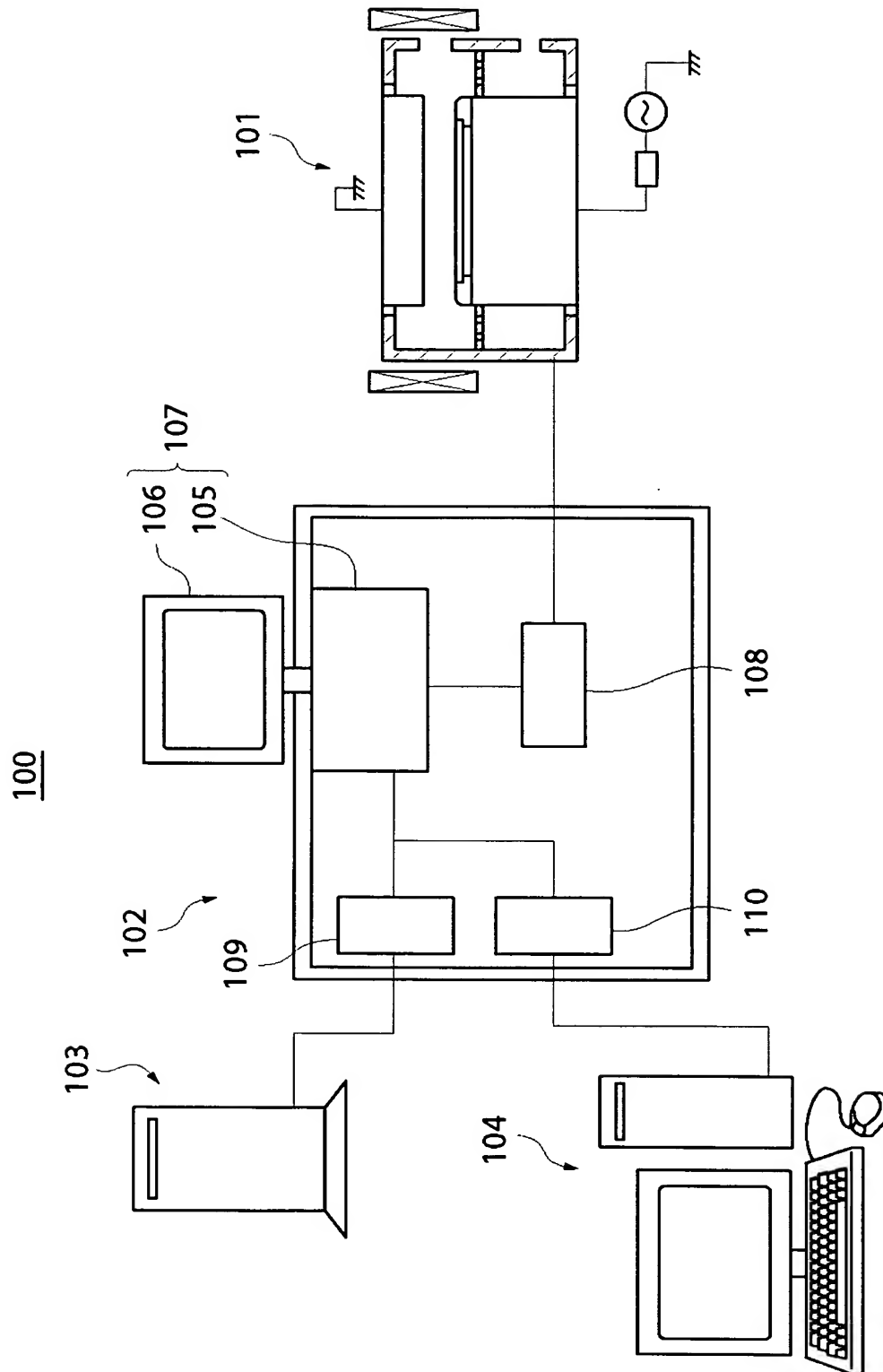
【符号の説明】

1 0 0 基板処理システム

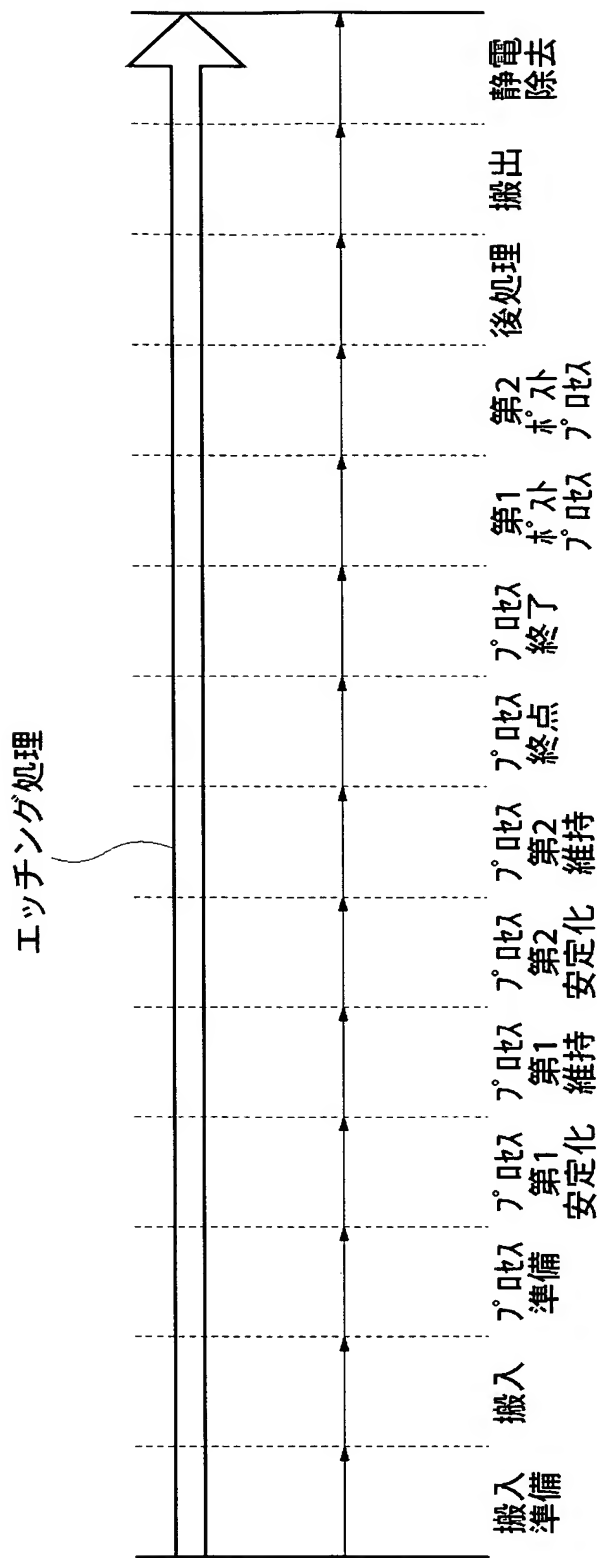
- 1 0 1 基板処理装置
- 1 0 2 基板処理制御装置
- 1 0 3 サーバ
- 1 0 4 P C
- 1 0 6 ユーザーインターフェイス
- 1 0 7 マクロファイル編集部
- 1 0 8 エクスキュータ
- 1 0 9 サーバ通信部
- 1 1 0 P C 通信部

【書類名】 図面

【図 1】



【図 2】



【図 3】

```
<Command Name="HegasVacuumStart" Category="PREPROCESS-VACUUM" Target="HeGas" Type="Device"/>

<Command Name="HegasVacuumTime" Category="DELAY" Target="Interpreter" Type="Delay">
  <Follow Name="HeGasVacuumStart"/>
  <Argument Name="Water backside pumping time before pressure control" Type="chamberParameter"/>
</Command>

<Command Name="HegasVacuumEnd" Category="OFF" Target="HeGas" Type="Device">
  <Follow Name="HegasVacuumTime"/>
</Command>

<Command Name="ShutterOpen" Category="OPEN" Target="Shutter" Type="Device"/>
<!--LLM-Arm進入確認-->
<Command Name="PinUp" Category="UP" Target="Pin" Type="Device">
  <Follow Name="ShutterOpen"/>
</Command>

<!--LLM-Arm退出確認-->
<Command Name="PinDown" Category="DOWN" Target="Pin" Type="Device">
  <Follow Name="PinUp"/>
</Command>

<Command Name="ShutterClose" Category="CLOSE" Target="Shutter" Type="Device">
  <Follow Name="PinUp"/>
</Command>

<Command Name="PressControlEnd" Category="FULL-OPEN" Target="APC" Type="Device">
  <Follow Name="PinDown"/>
  <Follow Name="ShutterClose"/>
</Command>

<Command Name="N2GasVacuumStart" Category="N2-PURGE-OFF+VACUUM" Target="GasBox" Type="Device">
  <Follow Name="PressControlEnd"/>
</Command>

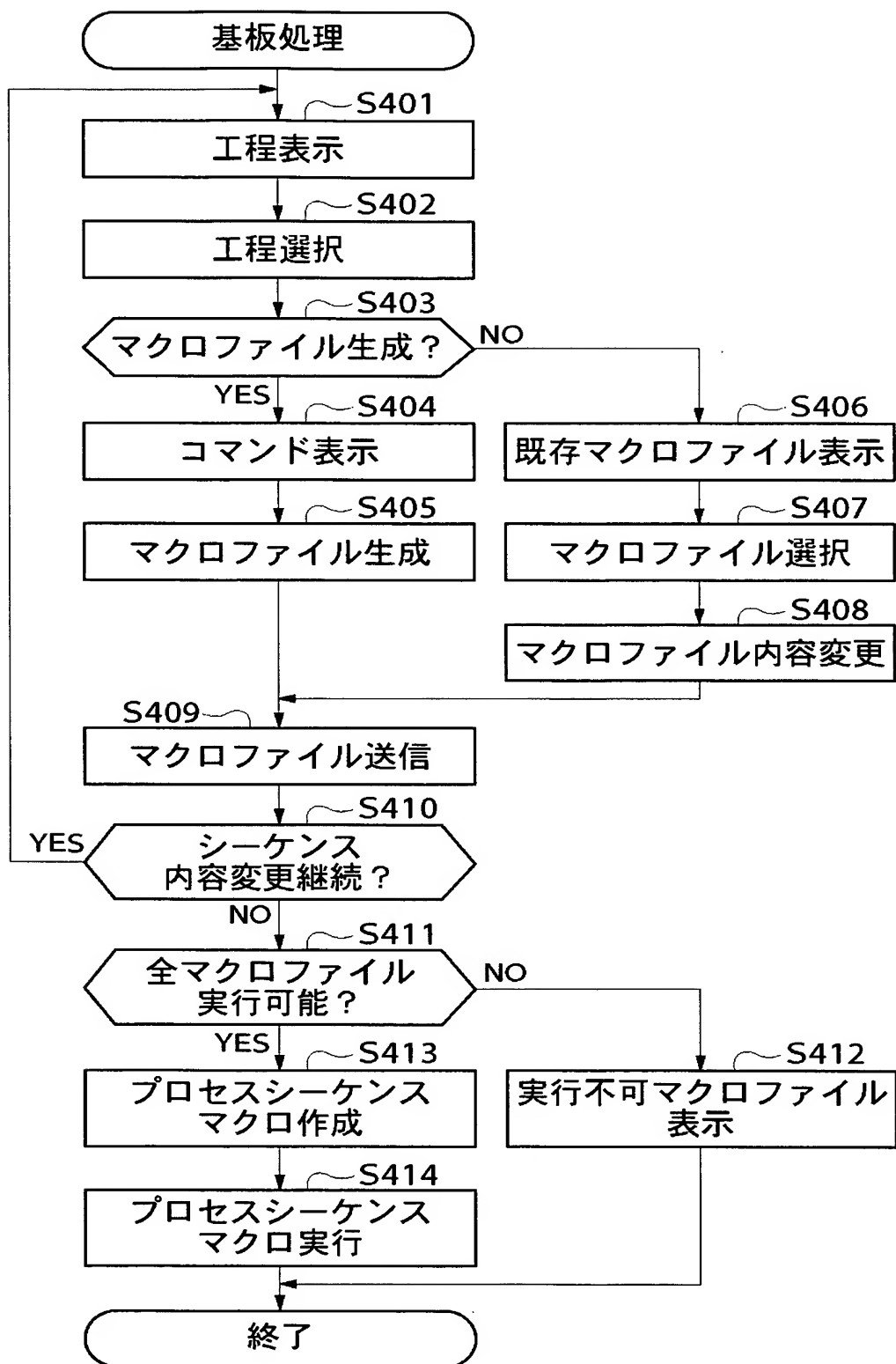
<Command Name="N2GasVacuumTime" Category="DELAY" Target="Interpreter" Type="Delay">
  <Follow Name="N2GasVacuumStart"/>
  <Argument Name="N2 purge line gas exchanging time" Type="ChamberParameter"/>
</Command>

<Command Name="N2GasVacuumEnd" Category="N2-VACUUM-END" Target="GasBox" Type="Device">
  <Follow Name="N2GasVacuumTime"/>
</Command>

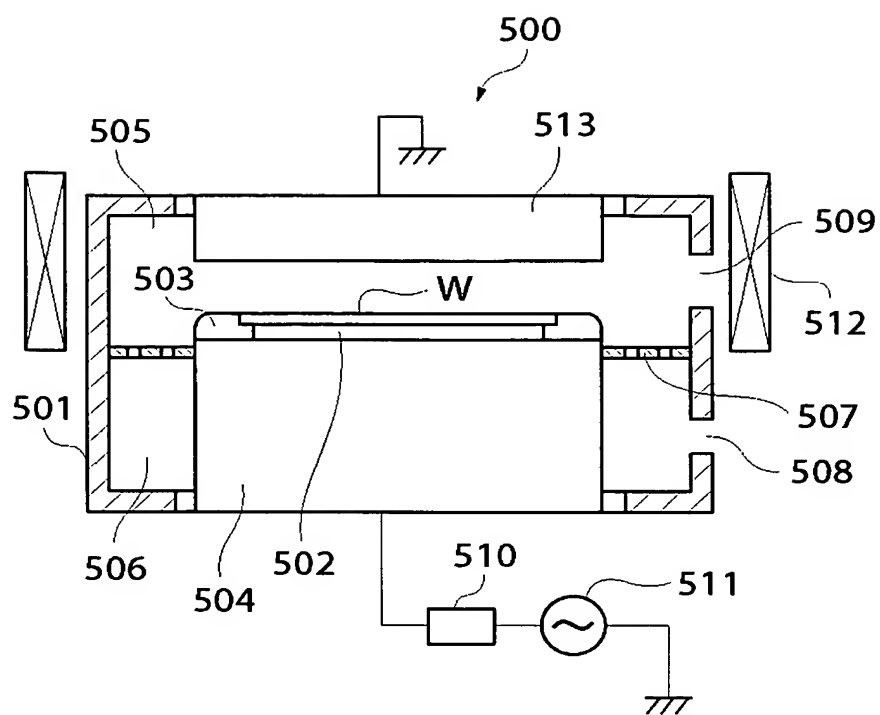
<Command Name="ESCControl" Category="ON" Target="ESC" Type="Device">
  <Follow Name="N2GasVacuumStart"/>
  <Argument Name="ESC Voltage" Type="RecipeItem"/>
</Command>

<Command Name="End" Category="END" Target="Interpreter" Type="End">
  <Follow Name="HeGasVacuumEnd"/>
  <Follow Name="N2GasVacuumEnd"/>
  <Follow Name="ESCControl"/>
</Command>
```

【図 4】



【図 5】



【書類名】 要約書

【要約】

【課題】 ソフトエンジニアの膨大な作業工数を必要とせずに、プロセスのシーケンスの頻繁な内容変更を行うことができる基板処理システム、基板処理方法、及び該方法を実現するプログラムを提供する。

【解決手段】 基板処理システム 100 は、基板処理装置 101 と、該基板処理装置 101 を制御する基板処理制御装置 102 と、各デバイスの動作を定義する命令文であるコマンドを記憶するサーバ 103 とを備え、基板処理制御装置 102 は、基板処理から分割された各工程に対応するマクロファイルを作成し、または、その内容を変更するためのワークスペースである RAM 105 を含むマクロファイル編集部 107 と、該作成されたマクロファイルが組み合わされたプロセスシーケンスマクロを実行する CPU 等から成るエクスキュータ 108 とを有し、ユーザが、マクロファイル編集部 107 において、記憶されたコマンドを列挙することによって各工程におけるシーケンス動作を示すマクロファイルを生成、または、その内容を変更する。

【選択図】 図 4

特願 2 0 0 3 - 1 1 2 1 0 9

出 願 人 履 歴 情 報

識別番号 [0 0 0 2 1 9 9 6 7]

1. 変更年月日	2 0 0 3 年 4 月 2 日
[変更理由]	住所変更
住 所	東京都港区赤坂五丁目 3 番 6 号
氏 名	東京エレクトロン株式会社